

Na Tabela 7.11, a instrução `SUM` também tem os seus problemas com o processamento em cadeia de estágios. A microinstrução `m_SUM5` lê o registo `TEMP` ainda antes de ele ser escrito por `m_SUM4` e (embora de forma menos óbvia) a microinstrução `m_SUM2` lê o valor do registo indicado por `Rc` ainda antes de ele ter sido escrito pela `m_SUM7` (excepto na primeira iteração). A solução mais óbvia seria introduzir microinstruções `m_NOP`, tal como na instrução `ADDM`, mas neste caso é possível eliminar as dependências de dados simplesmente trocando a ordem de `m_SUM5`, `m_SUM6` e `m_SUM7` (mas mantendo o salto para `m_SUM2` na última da sequência). A tabela seguinte mostra a Tabela 7.11 corrigida em termos de dependência de dados.

INSTRUÇÃO	NOME	MICRO-OPERAÇÕES	SEL_A	REG_A	SEL_OP_A	SEL_OP_B	SEL_CONST	SEL_C	REG_C	ESCR_C	SEL_BARR_C	OP_ALU	SEL_RE	D_LE	D_ESCR	ESCR_REM	SEL_SALTO	EXC_FIM	MAP	SEL_MICRO_SALTO	MICRO_SALTO
Atendimento de exceções	m_EXC1	TEMP ← RE	REG_A	RE	REG			REG_C	TEMP	SIM	ALU	OP_A									
	m_EXC2	RE (NP, IE, DE) ← 0; REM ← SP - 2	REG_A	SP	REG	CONST	DOIS					SUB	NPIEDE			SIM					
	m_EXC3	Mw[REM] ← PC			PC							OP_A			SIM						
	m_EXC4	REM ← SP - 4	REG_A	SP	REG	CONST	QUATRO					SUB				SIM					
	m_EXC5	Mw[REM] ← TEMP	REG_A	TEMP	REG							OP_A			SIM						
	m_EXC6	REM ← BTE + 2 * OP_B	REG_A	BTE	REG	EXC						ADD_Bx2			SIM						
	m_EXC7	PC ← Mw[REM]										MEM			SIM			SALTA			
ADDM k	m_EXC8	SP ← SP - 4; MPC ← MAP[opcode]	REG_A	SP	REG	CONST	QUATRO	REG_C	SP	SIM	ALU	SUB						SIM	SIM	SALTA	
	m_ADDM1	REM ← Rd	RI_7_4		REG			REG_C				OP_A				SIM					
	m_ADDM2	TEMP ← Mw[REM]						REG_C	TEMP	SIM	MEM			SIM							
	m_ADDM3	Não faz nada (m_NOP)																			
	m_ADDM4	TEMP ← TEMP + k	REG_A	TEMP	REG	CONST	E4_16S	REG_C	TEMP	SIM	ALU	ADD									
	m_ADDM5	Não faz nada (m_NOP)																			
SUM Rc, [Rs], Rd	m_ADDM6	Mw[REM] ← TEMP; MPC ← MAP[opcode]	REG_A	TEMP	REG							OP_A			SIM				SIM	SALTA	
	m_SUM1	Rd ← 0	RI_3_0		REG	REG		RI_3_0		SIM	ALU	XOR									
	m_SUM2	Rc=0 : MPC ← MAP[opcode]	RI_11_8		REG							OP_A							SIM	SAZ	
	m_SUM3	REM ← Rs	RI_7_4		REG							OP_A				SIM					
	m_SUM4	TEMP ← Mw[REM]						REG_C	TEMP	SIM	MEM			SIM							
	m_SUM5	Rs ← Rs + 2	RI_7_4		REG	CONST	DOIS	RI_7_4		SIM	ALU	ADD									
	m_SUM6	Rc ← Rc - 1	RI_11_8		REG	CONST	UM	RI_11_8		SIM	ALU	SUB									
m_SUM7	Rd ← Rd + TEMP; MPC ← m_SUM2	REG_A	TEMP	REG	REG		RI_3_0		SIM	ALU	ADD								SALTA	m_SUM2	

Correção das dependências de dados na Tabela 7.1.1. A ordem das microinstruções m_SUM5, m_SUM6 e m_SUM7 foi alterada, eliminando as dependências de dados sem alterar a semântica da instrução. Na instrução ADDM, a solução é introduzir compassos de espera