

# ÍNDICE DAS SIMULAÇÕES

---

Simulação 2.1 – Portas lógicas .....	35
Simulação 2.2 – Circuitos combinatórios .....	45
Simulação 2.3 – <i>Multiplexers</i> .....	48
Simulação 2.4 – Decodificadores .....	52
Simulação 2.5 – PROMs ( <i>Programmable Read Only Memories</i> ) .....	54
Simulação 2.6 – Trinco SR .....	56
Simulação 2.7 – Trincos D .....	57
Simulação 2.8 – Bâsculas D .....	60
Simulação 2.9 – Registos .....	62
Simulação 2.10 – Lógica de três estados .....	64
Simulação 2.11 – Contadores .....	70
Simulação 2.12 – Registos de deslocamento .....	72
Simulação 2.13 – Máquina de estados simples .....	76
Simulação 2.14 – Máquinas de estados microprogramadas .....	83
Simulação 2.15 – Soma e subtração .....	100
Simulação 3.1 – Utilização de RAMs .....	117
Simulação 3.2 – Unidade de dados .....	127
Simulação 3.3 – Funcionamento do PEPE-8 .....	147
Simulação 3.4 – PEPE-8: programação em <i>assembly</i> .....	160
Simulação 3.5 – PEPE-8: contagem de <i>bits</i> .....	163
Simulação 3.6 – Funcionamento dos periféricos .....	170
Simulação 3.7 – Semáforo simples .....	173
Simulação 3.8 – Semáforo de peões .....	175
Simulação 4.1 – <i>Bits</i> de estado .....	207
Simulação 4.2 – Transferência de dados entre registos .....	217
Simulação 4.3 – Inicialização um registo com uma constante .....	220
Simulação 4.4 – Acesso à memória em 16 <i>bits</i> com índice variável .....	224

Simulação 4.5 – Acesso à memória em 16 <i>bits</i> sem índice .....	225
Simulação 4.6 – Acesso à memória em 16 <i>bits</i> com índice constante.....	227
Simulação 4.7 – Acesso à memória em 8 <i>bits</i> .....	233
Simulação 4.8 – Acesso à memória em 8 e 16 <i>bits</i> .....	235
Simulação 4.9 – Soma e excesso: série de Fibonacci .....	238
Simulação 4.10 – Multiplicação e excesso: factorial.....	241
Simulação 4.11 – Divisão: números primos .....	242
Simulação 4.12 – Divisão: factorização de um número .....	243
Simulação 4.13 – Expressões booleanas .....	248
Simulação 4.14 – Instruções SET, CLR e CPL .....	250
Simulação 4.15 – Instrução BIT .....	252
Simulação 4.16 – Máscara AND .....	254
Simulação 4.17 – Máscara OR .....	257
Simulação 4.18 – Máscara XOR .....	258
Simulação 4.19 – Deslocamentos lineares lógicos .....	263
Simulação 4.20 – Deslocamentos e máscaras.....	263
Simulação 5.1 – Ordenação por bolha.....	282
Simulação 5.2 – Directiva PLACE.....	292
Simulação 5.3 – Ordenação por bolha com apontadores.....	295
Simulação 5.4 – Chamada de rotinas com RL.....	319
Simulação 5.5 – Chamada de rotinas com a pilha.....	329
Simulação 5.6 – Guarda de registos nas rotinas .....	338
Simulação 5.7 – Ordenação por bolha com guarda de registos .....	340
Simulação 5.8 – Contextos de rotinas.....	354
Simulação 5.9 – Recursividade.....	356
Simulação 5.10 – Tabelas de uma só dimensão .....	366
Simulação 5.11 – Tabelas multidimensionais .....	371
Simulação 5.12 – Tabela de apontadores para dados .....	374
Simulação 5.13 – Tabela de apontadores para rotinas.....	376
Simulação 5.14 – Listas ligadas .....	387

Simulação 6.1 – Decodificação de endereços .....	432
Simulação 6.2 – Endereçamento de <i>byte</i> .....	444
Simulação 6.3 – Ciclos de acesso à memória e periféricos .....	449
Simulação 6.4 – Prolongamento dos acessos .....	457
Simulação 6.5 – Funcionamento básico das interrupções .....	473
Simulação 6.6 – Espera activa .....	507
Simulação 6.7 – Transferência de dados por interrupções .....	508
Simulação 6.8 – Transferência de dados por DMA.....	512
Simulação 7.1 – Circuito simples microprogramado .....	583
Simulação 7.2 – Microprogramação.....	590
Simulação 7.3 – <i>Caches</i> .....	636
Simulação 7.4 – Memória virtual .....	657
Simulação 7.5 – Multiprogramação.....	665
Simulação 7.6 – Exclusão mútua.....	669
Simulação 7.7 – Programação cooperativa.....	676
Simulação 7.8 – Protecção.....	679
Simulação B.1 – Programação com um microcontrolador (CREPE).....	718

