

# Guião de Laboratório de Arquitectura de Computadores

## Simulação 4.19 – Deslocamentos lineares lógicos

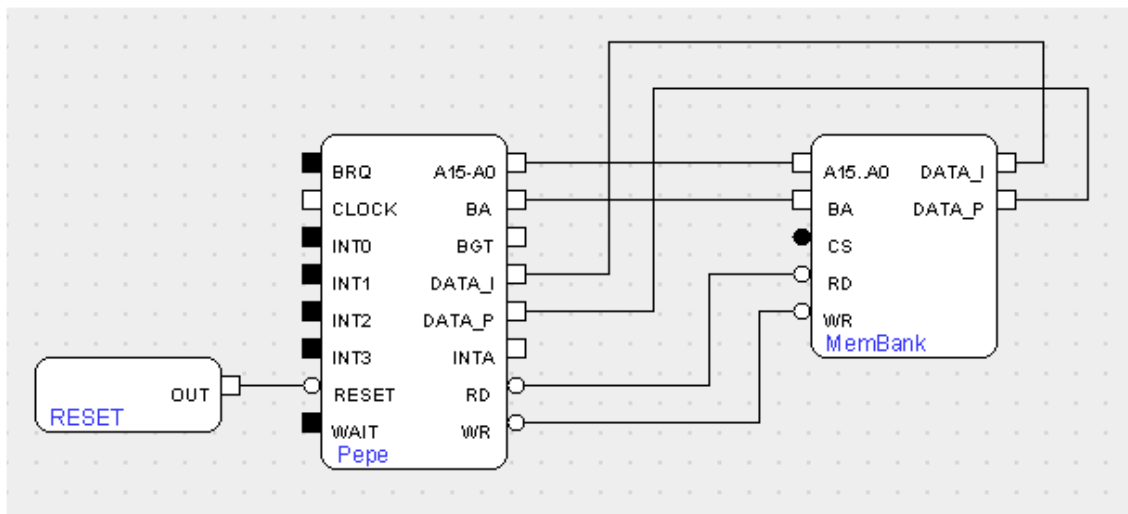
### 1 – Objectivos

Esta simulação permite analisar o funcionamento do Programa 4.21. Os aspectos cobertos incluem os seguintes:

- Verificação do funcionamento da instrução SHR;
- Verificação da evolução dos registos relevantes, iteração a iteração.

### 2 – Circuito

O ficheiro “pepe.cmod” implementa o circuito da Fig. 4.7. A simulação 4.1 contém indicações mais detalhadas sobre a sua utilização no simulador.



### 3 – Simulação do programa 4.21

Carregue este circuito no simulador e passe para Simulação.

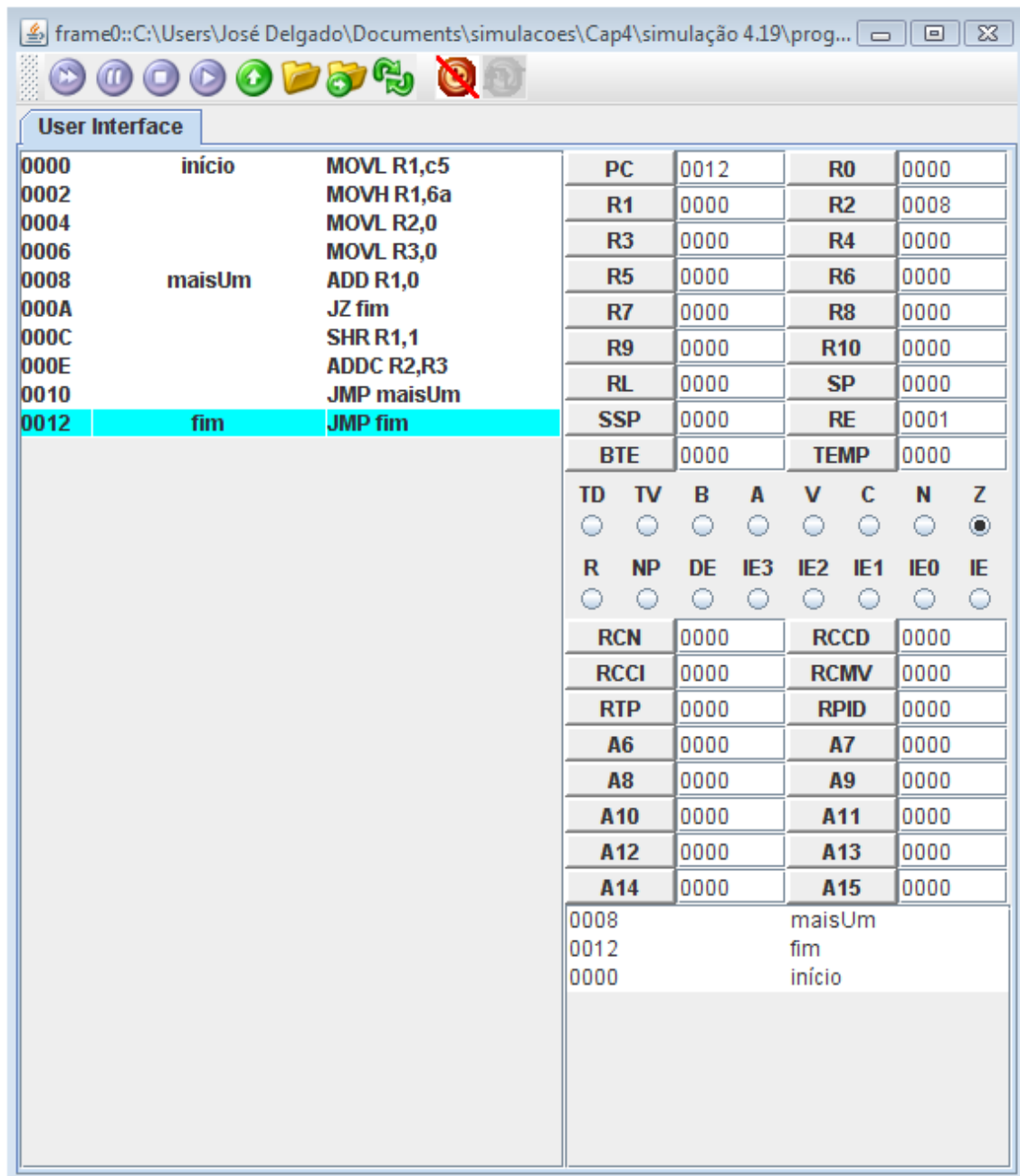
Abra o painel do PEPE e compile e carregue (📁) o ficheiro “programa4-21.asm”.

Execute as instruções passo a passo e vá vendo os registos, percebendo o que o programa vai fazendo.


Imediatamente antes da execução da instrução SHR R1, 1, anote o valor do registo R1 e do bit de estado C. Verifique que, após a execução desta instrução, R1 teve os seus bits deslocados de uma posição para a direita (entrando um 0 do lado esquerdo) e que o bit C ficou com o valor que o bit de menor peso de R1 tinha.

Verifique também o funcionamento da instrução ADDC R2, R3, que soma 1 condicionalmente (dependendo do valor de C) a R2 (uma vez que R3 é zero). Na prática, isto permite contar os bits a 1 que vão saindo de R1 em cada iteração.

Como resultado final, R1 fica todo a zero (depois de saírem todos os bits, a partir do valor inicial 6AC5H), e R2 fica com 8, o número de bits a 1 encontrados.



Pode também correr o programa em execução contínua, carregando no botão .

Para parar o programa, coloque primeiro um ponto de paragem na instrução “fim:” (clicando lá, o que coloca lá uma barra roxa) ou páre manualmente o programa (botão ).

Pode também colocar pontos de paragem (fazendo clique nas instruções onde quiser parar).